

多電容系統補償改善平行線串音現象

吳明皇* 陳文中** 吳昱緻*** 何松晤*** 洪毅明***

*景文科技大學 電子工程系 講師

**國立彰化師範大學 工業教育與技術學系 助理教授

***景文科技大學 電子工程系 學生

摘 要

高頻電路輻射現象會造成電路內部能量的損耗及電磁干擾。其中在平行線之間的電磁干擾更為明顯，尤其在平行線很長時候。由於被干擾的訊號線會造成訊號的混亂，導致產生電磁波的訊號線因能量損失而失去訊號的完整度。因此，改善平行線之間的電磁干擾現象在高頻及高速數位的時代裡非常受到重視。平行線之間的干擾是由電容性及電感性的耦合所造成，本文將以平行線之間的電容性及電感性來探討干擾現象，以增加耦合電容來達到改善串音現象的目的，並探討使用不同數量的耦合電容所產生的干擾改善效果。

關鍵詞：電磁干擾、串音、高頻



A multicapacitance-system compensation for improving the crosstalk phenomenon between parallel lines

Ming-Huang Wu*, Wen-Jong Chen, Yu-Zhi Wu*,
Yi-Ming Hong*, Song-Wu He***

*Department of Electronical Engineering, Jitwen university of Science and Technology

**Department of Industrial education and Technology, National Changhua University of Education

ABSTRACT

The radiation of high frequency gives rise to the energy loss and electromagnetic interference (EMI) within the circuit. Above all, the EMI between two parallel lines can become more obvious, especially for it to be used in the long lines. The interfered signal lines of induced electromagnetic wave lost the signal integrity because of energy loss. They will result in confusion of the signal. Consequently, it places great important on improving the interference phenomenon between the parallel lines in the times of high frequency used in high speed circuit. The interference of two parallel lines is arisen from capacitive and inductive coupling. In this paper, the interference phenomenon of capacitive and inductive coupling of two parallel lines will be discussed for getting up to improving crosstalk phenomenon by increasing coupling capacitance. The improvement effects of the intereference achieved in utilizing different quantities of coupling capacitance will also be considered.

Key Words : EMI, crosstalk, high frequency.



壹、前言

在低頻電路的設計中通常只考慮到電路的功能，而忽略了電磁干擾的問題。由於在低頻電路中電磁干擾的問題並不嚴重，所以電磁干擾的現象在低頻電路中比較不受到重視。近年來硬體電路的時脈隨著需求及製造技術的提升而不斷地增加，電磁干擾(EMI)的問題也愈來愈嚴重。電磁干擾不只是在產品穩定度上需要考慮的問題，近年來人們更關注於它是否會影響人體的健康。本文探討兩條平行線所產生的串音現象並提出增加耦合電容來改善平行線之串音現象。

在兩條非常接近的平行線之間存在著電磁干擾現象，這樣的干擾現象會使平行線上的訊號產生失真，進而限制了訊號所能傳輸的頻率[1], [2], [3]。平行線之間的串音現象已藉由模型化(modeled)而有理論的推演及分析[4]，比較精確的數學表示式也已被提出來 [5], [6]。在受擾線上所受到干擾的情形可分為近端串音 (Near-End crosstalk) 和遠端串音 (Far-End crosstalk) [7]，此兩者都受到電容性及電感性耦合(coupling)的影響。在近端時，電容性和電感性的耦合效應乃是相加的，其所產生的干擾現象比遠端小很多。而在遠端時，電容性和電感性的耦合效應則是相減的，由於電感性的耦合效應大於電容性的耦合效應，且正比於傳輸時間，也就是平行線的長度愈長，其干擾現象愈大。所以遠端串音是平行線之間電磁干擾現象首要解決的問題。

在過去，遠端串音的問題曾經被提出來探討[8]-[13]，本文作者亦曾提出一種遠端串音問題的改善方法[14]，此方法主要是利用增加平行線之間的耦合電容來抵消耦合之電感效應，以降低遠端串音。本文將以並接單一及不同數量耦合電容的改善串音現象作比較，探討何種情況的改善對整體系統最為有利。

貳、平行線的串音現象

二條平行線(如圖一所示)之間存在干擾現象，此現象稱之為串音現象(Cross talk)。串音現象是由於平行線之間的電容效應(如圖二所示)及電感效應(如圖三所示)所造成，此兩種耦合效應會對受擾線 (Victim)的近端 (Near-End)及遠端 (Far-End)造成干擾電壓。以下先針對平行線的電感效應及電容效應分別推導其方程式[15]，沿平行線 z 方向上，在主動線和受擾線上電壓電流乃滿足以下方程式：

$$\begin{aligned} -\frac{\partial V_1}{\partial z} &= (R + sL)I_1 + sL_m I_2 \\ -\frac{\partial V_2}{\partial z} &= (R + sL)I_2 + sL_m I_1 \\ -\frac{\partial I_1}{\partial z} &= s(C + C_m)V_1 - sC_m V_2 \\ -\frac{\partial I_2}{\partial z} &= s(C + C_m)V_2 - sC_m V_1 \end{aligned} \quad (1)$$

其中， $V_1(z,t)$ ， $I_1(z,t)$ 和 $V_2(z,t)$ ， $I_2(z,t)$ 分別是主動線和受擾線的電壓波和電流波， z 為

波前進方向，經由邊界條件

$$\frac{V_s - V_1(z=0)}{I_1(z=0)} = R \quad (2)$$

$$\frac{-V_2(z=0)}{I_2(z=0)} = R_2$$

可求得電感效應所造成的受擾線干擾電壓結果，利用重疊原理將兩種效應組合起來（如圖四所示），以得到受擾線之近端及遠端之干擾電壓公式。：

$$\text{近端的串音電壓 } V_{ne} = V_o \cdot \left[\frac{1}{4} \cdot \frac{L_m}{L} \right] \quad (3)$$

$$\text{遠端的串音電壓 } V_{fe} = V_o \cdot \frac{2 \cdot T_{pd}}{tr} \cdot \left[-\frac{1}{4} \cdot \frac{L_m}{L} \right] \quad (4)$$

電容效應所造成的受擾線干擾電壓公式：

$$\text{近端的串音電壓 } V_{ne} = V_o \cdot \left[\frac{1}{4} \cdot \frac{C_m}{C} \right] \quad (5)$$

$$\text{遠端的串音電壓 } V_{fe} = V_o \cdot \frac{2 \cdot T_{pd}}{tr} \cdot \left[\frac{1}{4} \cdot \frac{C_m}{C} \right] \quad (6)$$

將電感效應及電容效應組合，由(3)+(5)可得(7)式，由(4)+(6)可得(8)式：

$$\text{受擾線近端串音電壓 } V_{ne} = V_o \cdot \left[\frac{1}{4} \cdot \left(\frac{C_m}{C} + \frac{L_m}{L} \right) \right] \quad (7)$$

$$\text{受擾線遠端串音電壓 } V_{fe} = V_o \cdot \frac{2 \cdot T_{pd}}{tr} \cdot \left[\frac{1}{4} \cdot \left(\frac{C_m}{C} - \frac{L_m}{L} \right) \right] \quad (8)$$

其中

L ：單位長度之自感

C ：單位長度之自容

V_o ：主動線上之電壓

L_m ：單位長度之互感

C_m ：單位長度之互容

T_{pd} ：訊號通過耦合區之傳遞時間

t_r ：上升時間



從(7)式可以看出 C_m/C 和 L_m/L 是相加的，亦即在近端時，電容效應和電感效應所造成的干擾電壓是相加的。在(8)式中， C_m/C 和 L_m/L 是相減的，也就是說在遠端時，電容效應和電感效應所造成的干擾電壓是相減的。由於 C_m/C 和 L_m/L 皆為正值，當兩數相加後仍為正值，所以在近端的干擾電壓為正值。在遠端時，因為其干擾電壓值與 $C_m/C - L_m/L$ 成正比，而且 L_m/L 大於 C_m/C ，所以遠端的干擾電壓值為負值。

受擾線近端的干擾電壓不會隨著平行線的長度增加而增加，但是會因為平行線長度的增加而增加其干擾的時間。受擾線遠端的干擾電壓會隨著平行線的增加而增加，因為當平行線增長時，訊號在平行線上的傳輸時間 T_{pd} 就會增加，而遠端的干擾電壓正比於 T_{pd} 。當平行線很長的時候，受擾線遠端的干擾會很嚴重，甚至會破壞在受擾線上所傳輸的訊號，導致訊號無法判讀。所以在平行線很長而且高速 (t_r 很小) 的情況下，受擾線遠端的干擾現象是需要受到重視的。

從(8)式可以看出受擾線遠端的干擾電壓與 $C_m/C - L_m/L$ 成正比，而且 L_m/L 大於 C_m/C ，如果能夠提升 C_m/C 使得 $C_m/C - L_m/L$ 趨近於零，則遠端的干擾電壓就會趨近於零。這也就是說，當電容效應提高時，有助於降低遠端的干擾電壓。理論上，當電容效應與電感效應相等時，遠端的干擾電壓會趨近於零。在受擾線近端的干擾電壓與 $C_m/C + L_m/L$ 成正比，所以當電容效應提高時，近端的干擾電壓會跟著提高，但因為近端的干擾電壓並不和平行線的長度成正比，所以當平行線很長時，其受擾的程度是可接受的。以下將提出增加平行線的電容效應來改善受擾線遠端的干擾現象，並探討增加耦合電容的數量對串音的改善成效。

參、串音現象的改善與模擬

由於 $L_m/L \gg C_m/C$ 且遠端串音電壓正比於 T_{pd}/t_r ， T_{pd} 跟平行線的長度成正比，平行線愈長， T_{pd} 愈大，則遠端串音電壓愈大。也就是說遠端串音電壓正比於平行線的長度，如果平行線太長，則遠端串音現象就會變得很嚴重。如果增加 C_m 的值，使 C_m/C 趨近於 L_m/L ，那麼遠端串音電壓就會趨近於 0。為使 C_m/C 趨近於 L_m/L ，以下提出幾種並接不同數量的耦合電容來作比較：

Case 1, 兩條平行線不並接電容。

Case 2, 在兩條平行線之中間點並接一電容。

Case 3, 在遠端、近端及中間點各並接一電容。

Case 4, 在遠端、近端各並接一電容及在中間等分距離並接 3 個電容。

以下分別對這四種情況來探討改善的成果。本文使用 speed2000 來模擬這四種情況的近端及遠端串音電壓是否有明顯的改變，並探討不同的耦合電容數量對於干擾電壓的改善成效。其中模擬所使用的條件設定如下：

板層厚度：1.5 mm

板層介質：4.3

線厚：0.035 mm

線的銅箔寬度：3.11 mm

平行線長度：60 mm

輸入電壓：方波，起始電壓 0V，最高電壓 2V，上升及下降時間 100ps，頻率為 200MHz



將電源內阻、負載阻抗和線阻設為相同阻值（50 歐姆），使其達到阻抗匹配以比較不同情況下受擾線上的干擾情形。為方便起見，以下討論模擬數據時，將以絕對值來討論。 V_{ne} 代表近端電壓， V_{fe} 代表遠端電壓。

Case 1. 兩條平行線不並接電容

等效電路如圖一所示，模擬結果之波形顯示在圖五。這個模擬結果顯示近端最大電壓(Near-End maximum voltage)為 $0.027V$ ，遠端最大電壓(Far-End maximum voltage) 為 $0.126V$ 。

Case 2. 兩條平行線之中間點並接一個 $0.05p$ 電容

等效電路如圖六(a)所示，模擬結果之波形顯示在圖六(b)。此模擬結果表示近端最大電壓為 $0.045V$ ，遠端最大電壓為 $0.108V$ 。

Case 3. 遠端、近端及中間點各並接一個 $0.05p$ 的電容

等效電路如圖七(a)所示，其模擬結果之波形顯示在圖七(b)。此模擬結果顯示近端最大電壓為 $0.045V$ ，遠端最大電壓為 $0.070V$ 。

Case 4. 在遠端、近端各並接一個電容，及在中間等分距離並接 3 個 $0.05p$ 的電容。

等效電路如圖八(a)所示，模擬結果之波形顯示在圖八(b)。此模擬結果顯示近端最大電壓為 $0.045V$ ，遠端最大電壓為 $0.033V$ 。

由以上結果可知，當平行線的電容數量並接愈多時，遠端最大電壓會降得愈低。如在 Case 1 中不並接電容，其遠端最大電壓為 $0.126V$ 。在 Case 2 中並接了一個 $0.05p$ 的電容，其遠端最大電壓為 $0.108V$ 。在 Case 3 中並接了 3 個 $0.05p$ 的電容，其遠端最大電壓為 $0.07V$ 。在 Case 4 中並接了 5 個 $0.05p$ 的電容，其遠端最大電壓為 $0.033V$ 。從這個結果可以得知，並接的耦合電容數量愈多，遠端最大電壓就愈低。設並接一個耦合電容時，Near-End 所增加的干擾電壓為 V_{nd} ，如在 Case 2 中並接一個耦合電容，近端最大電壓增加了 $0.018V$ ，那麼 V_{nd} 即為 $0.018V$ 。遠端最大電壓 $V_{fe}(\max)$ 與 V_{nd} 的關係如下：

$$V_{fe}(\max) = V_{ncfe}(\max) - V_{nd} * N \quad (7)$$

其中 $V_{ncfe}(\max)$ 為當沒有並接耦合電容時的遠端最大電壓， N 為並接耦合電容的數量。當電容接得愈多時，遠端干擾改善的效果愈佳，而且近端最大電壓並沒有明顯增加。此外，如在 Case 4 中，將並接的耦合電容改為 $0.01p$ ，其遠端最大電壓為 $0.018V$ (如圖九所示)，此值與 Case 2 的模擬結果相同。但其近端最大電壓為 $0.03V$ ，比 Case 2 中的近端最大電壓比起來少了 $0.015V$ 。此結果表示，當平行線間接上多顆小容量的耦合電容時，優於並接單一大容量的耦合電容的改善效果。

肆、結論

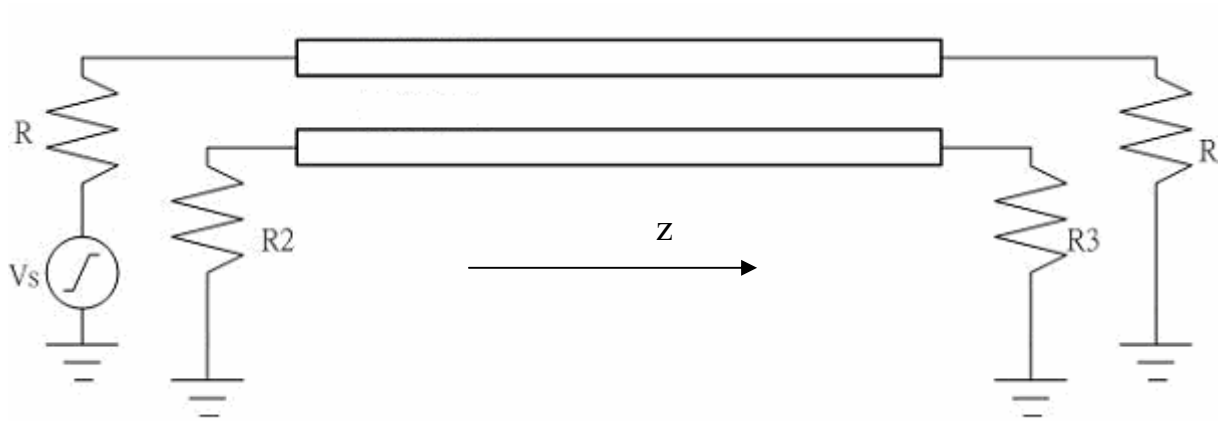
從模擬的結果顯示，兩條平行線之間並接電容可以改善遠端干擾現象，但也會增加



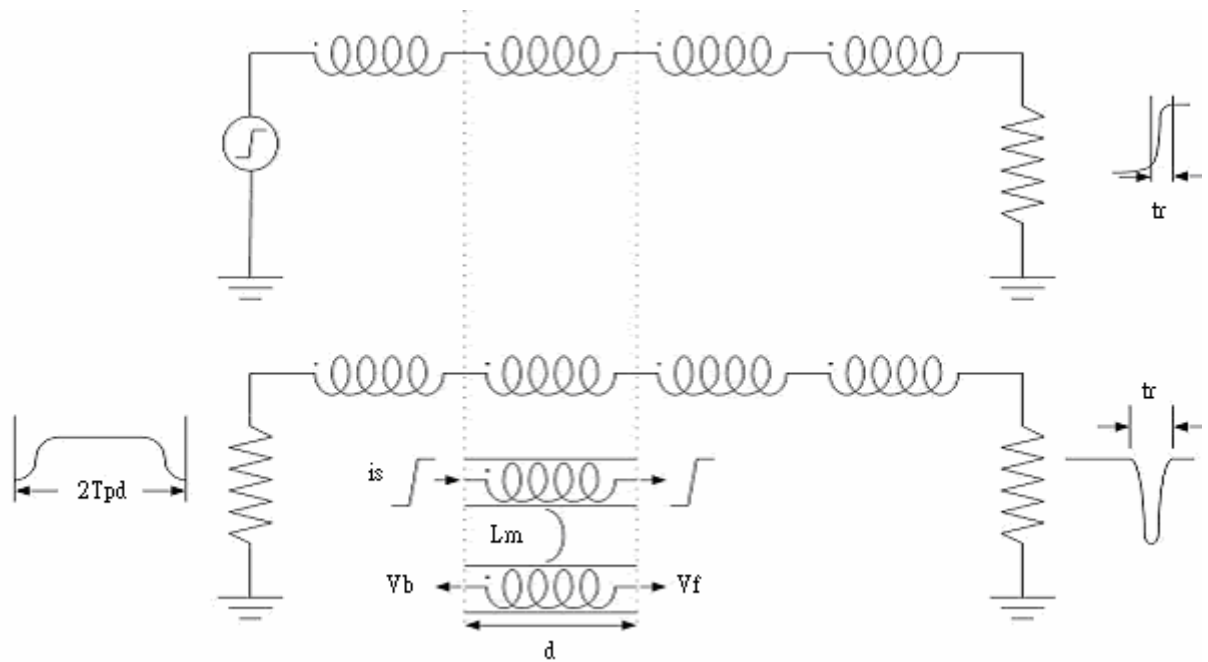
近端的干擾現象。若並接多顆小的耦合電容時，其改善效果要比並接單一個大的耦合電容來得好。因此，適當的提供並接耦合電容之電容量及數量將可以改善遠端的干擾情形，並且可避免近端之干擾過度地增加，進而得到整體串音干擾現象的改善。

參考文獻

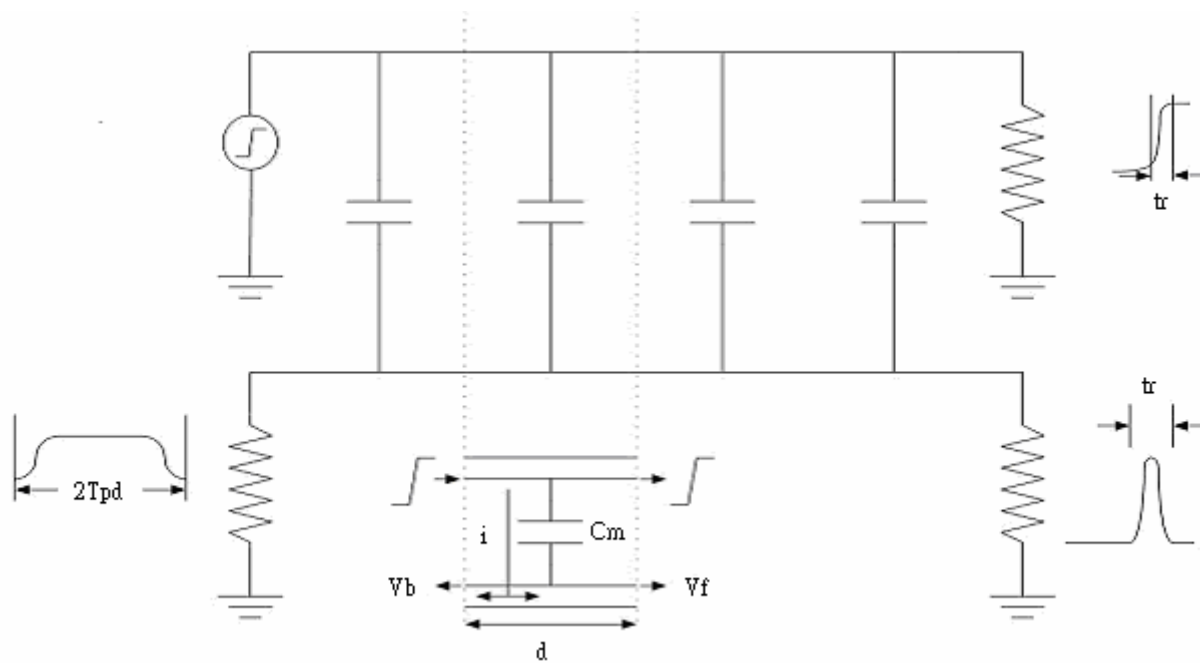
- [1] L. B. Gravelle and P. F. Wilson, "EMI/EMC in Printed circuit boards-A literature review," IEEE Trans. Electromag. Compat. Vol. 34, pp.109-116, 1992.
- [2] S. Castillo, R. Mittra, "A Study of Crosstalk and Distortion of High-Speed Pulse in Digital Circuits," Research Report R-1033, March 1985, University of Illinois-Urbana, Illinois.
- [3] David A. Hill, Fellow, IEEE, Kenneth H. Cavcey, and Robert T. Johnk, Member, IEEE, "Crosstalk Between Microstrip Transmission Lines," IEEE Trans. Electromag. Compat. Vol. 36, no. 4, pp.314-321, 1994.
- [4] S. Rosenstark, Transmission Lines in Computer Engineering. New York: McGraw-Hill, 1994.
- [5] W. Shi and J. Fang, "Evaluation of closed-form crosstalk models of coupled transmission lines," IEEE Trans. Adv. Packag., vol. 22, pp.174-181, May 1999.
- [6] Novak, "Modeling, Simulation, and Measurement Considerations of High-Speed Digital Buses," Proceedings of the Instrumentation and Measurement Technology Conference, May 13-16, 1992, New Jersey.
- [7] J. C. Isaacs and N. A. Strkhov, "Crosstalk in uniformly coupled lossy transmission lines," Bell Syst. Tech. J., vol. 52, pp. 101-115, 1973.
- [8] J. B. Marshall, "Flat cable aids transfer of data," Electron., no. 4, pp.89-94, 1973.
- [9] J. P. Gilb and C. A. Balanis, "Pulse distortion on multilayer coupled microstrip lines," IEEE Trans. Microwave Theory Tech. Vol. MTT-37, pp. 1620-1627, Oct. 1989.
- [10] M. Homo and R. Marques, "Coupled microstrips on double anisotropic layers," IEEE Trans. Microwave Theory Tech. Vol. MTT-32, pp. 467-470, Apr. 1984.
- [11] Talgat R. Gazizov, Member, IEEE, "Far-End Crosstalk Reduction in Double-Layered Dielectric Interconnects," IEEE Trans. Electromag. Compat. Vol. 43, no 4, pp.566-571, 2001.
- [12] Bertalan Eged, Ferenc Mernyei, István, and Péter Bajor, "Reduction of Far-End Crosstalk on Coupled Microstrip PCB Interconnects" IMTC '94 May 10-12, Hamamatsu.
- [13] 吳明皇、陳文中、梁峻維、方憲柏，"使用交叉平行線改善串音現象"，景文學報第十六卷第二期，九十五年六月。
- [14] M. H. Wu, W. J. Chen, J. W. Liang, X. B. Fang, "An Improvement Method of the Increase Mutual Capacitance for Reducing Far-End Crosstalk in Transmission Line," IEEE AP-S, 2006.
- [15] Kanak Agarwal, Dennis Sylvester, David Blaauw, " A Simplified Transmission-Line Based Crosstalk Noise Model for On-Chip RLC Wring", IEEE/ACM Asia-South Pacific Design Automation Conference, pp. 859-865, 2004.



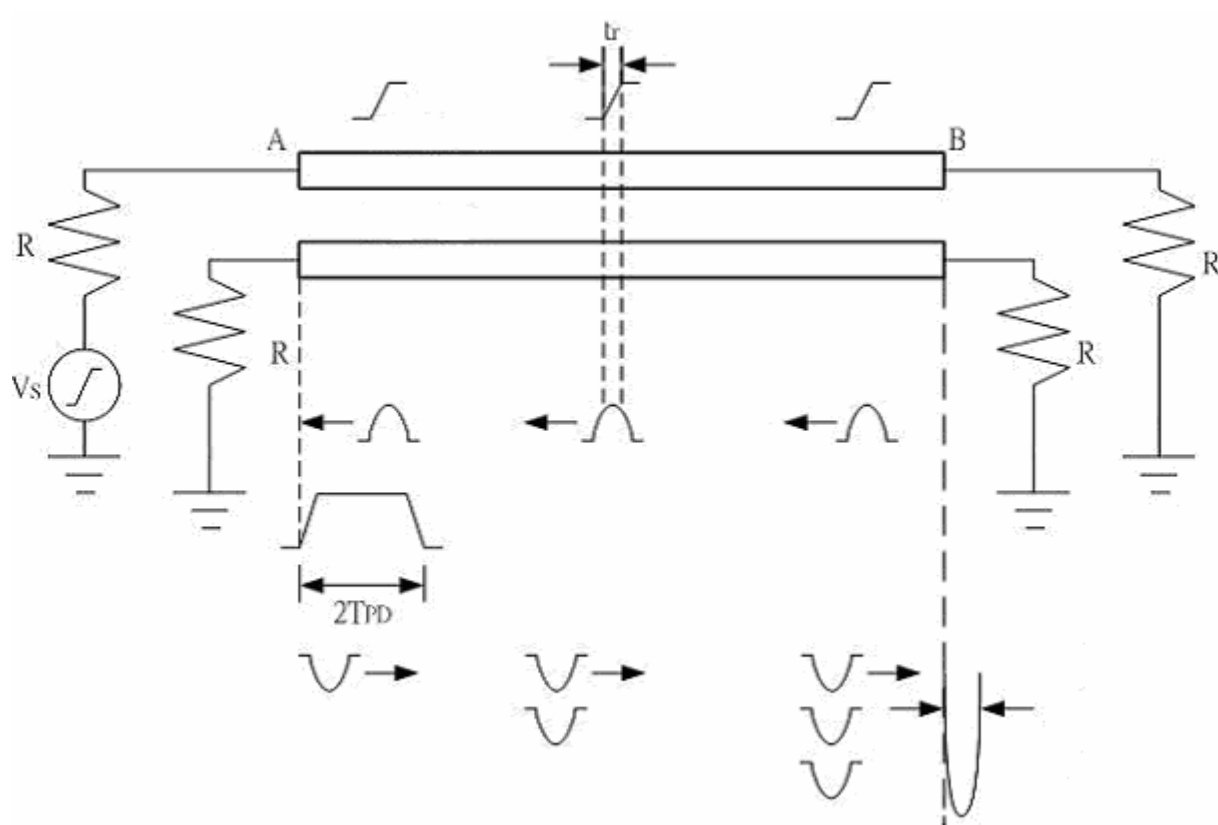
圖一 二條平行線之間的架構及等效電路圖



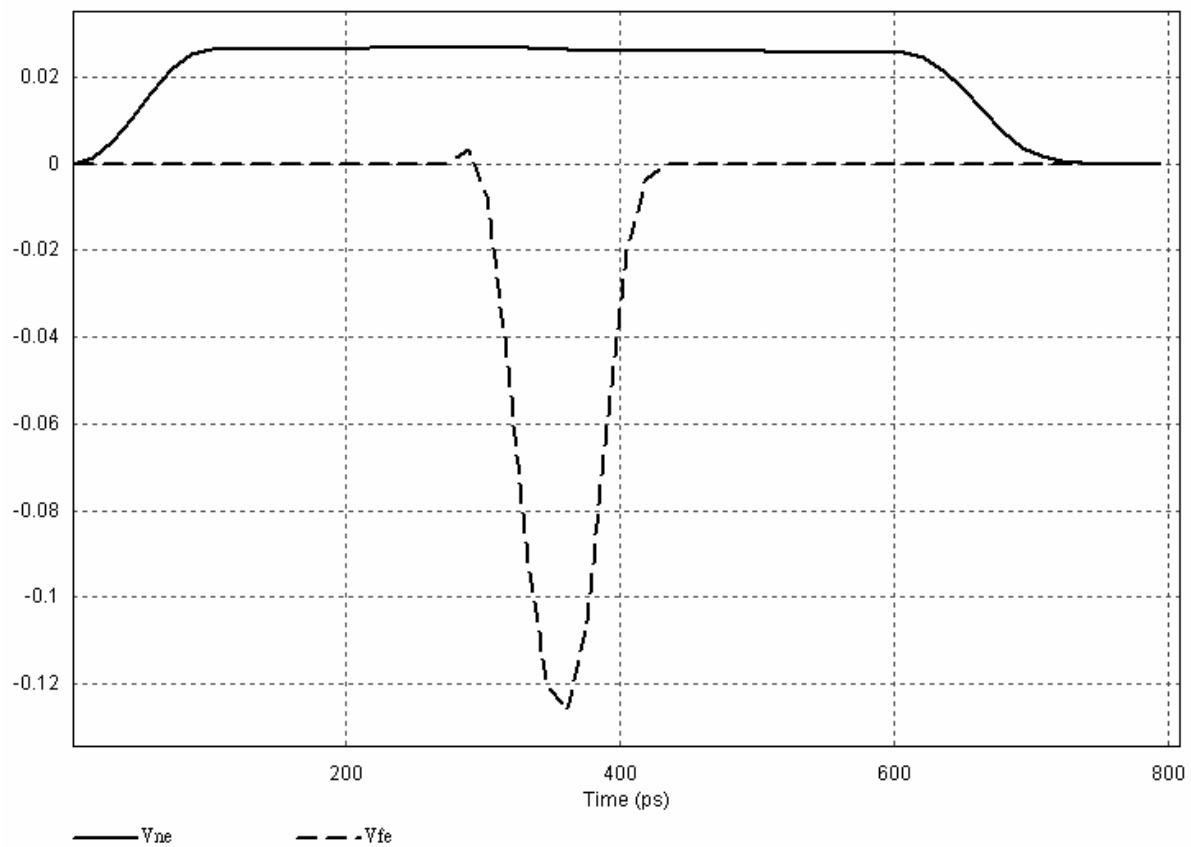
圖二 電感效應示意圖



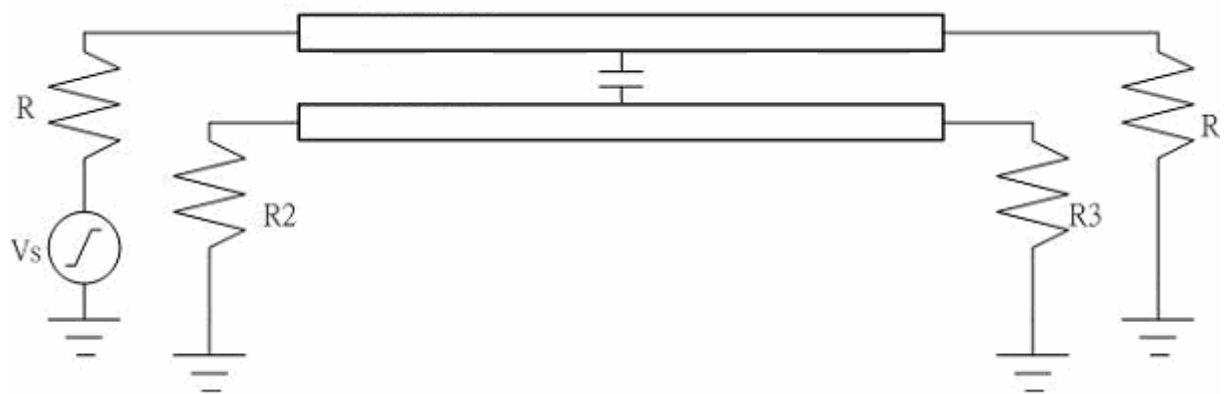
圖三 電容效應示意圖



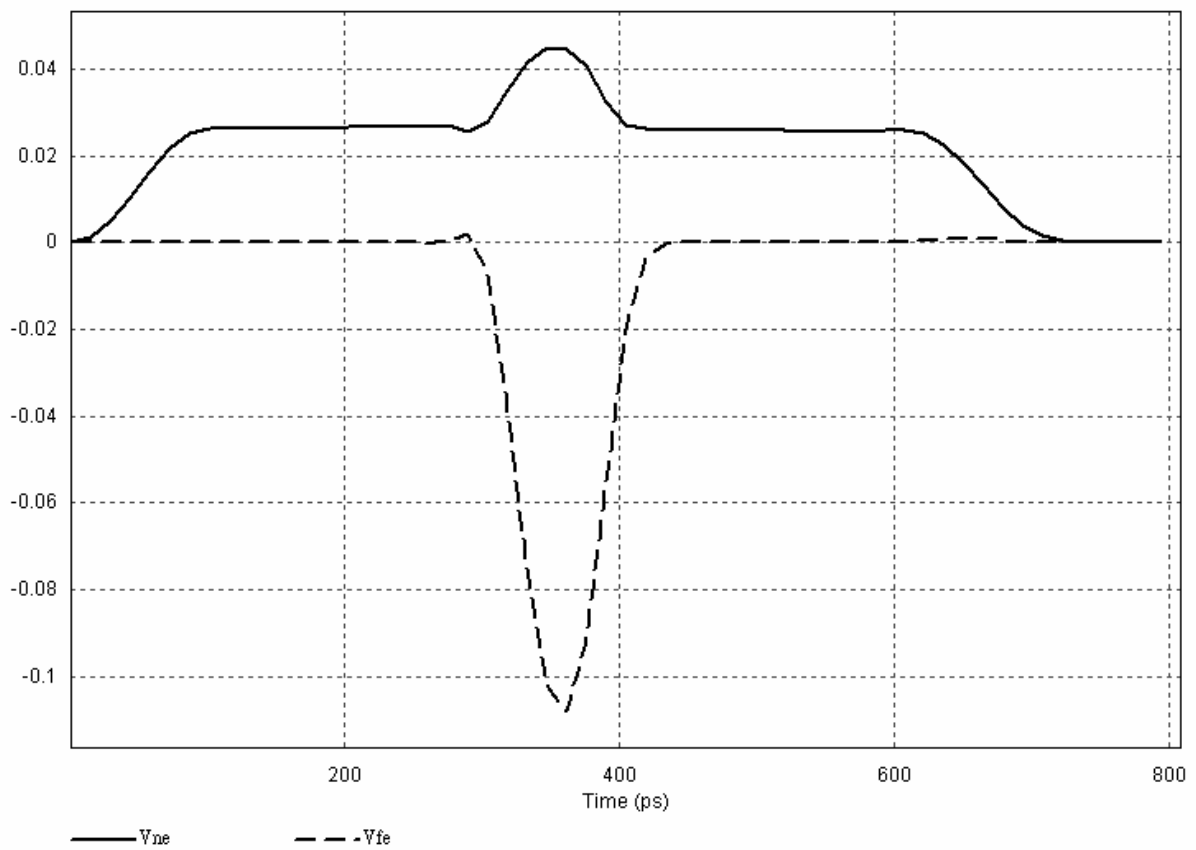
圖四 重疊定理組合之電感和電容效應示意圖



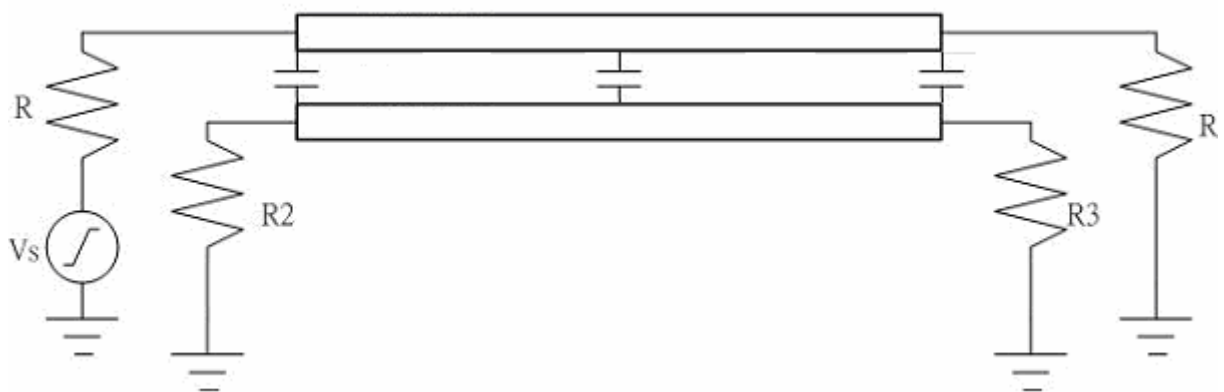
圖五 Case 1 之模擬結果



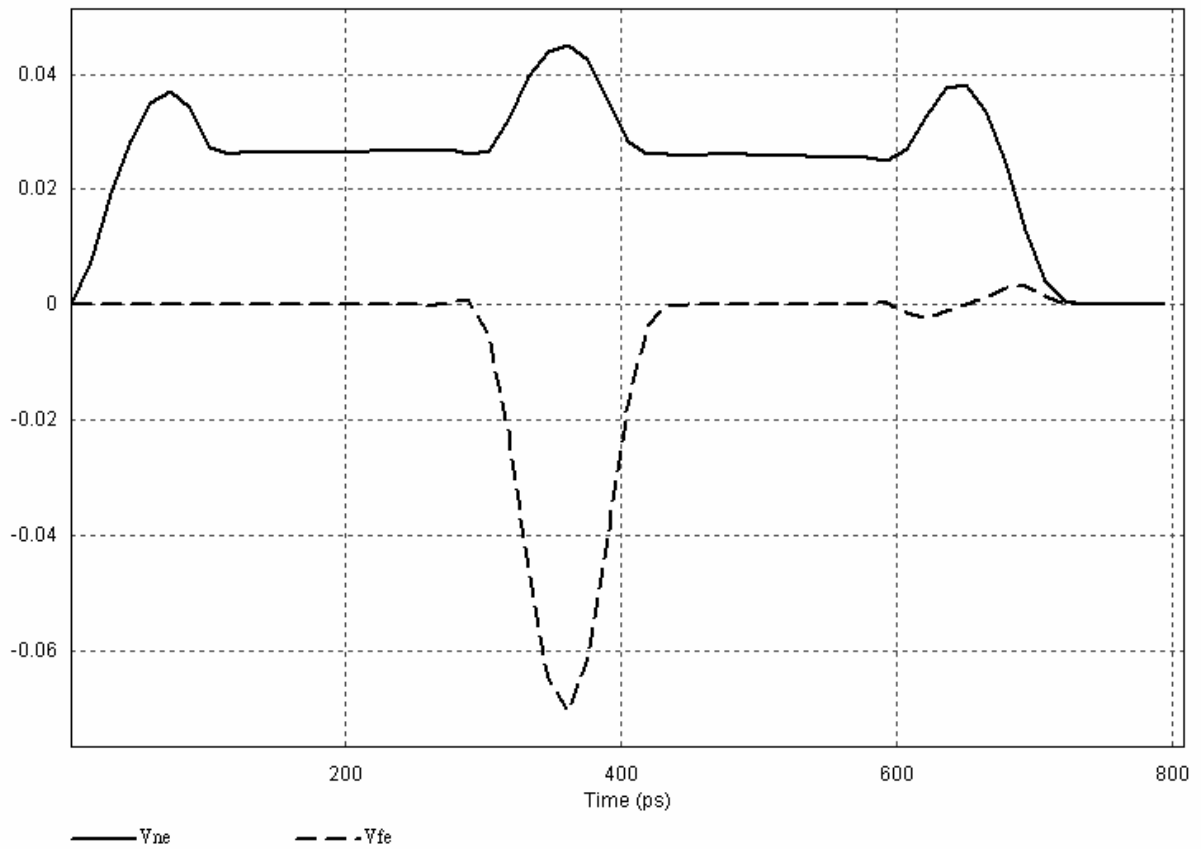
圖六(a) Case 2 之等效電路圖



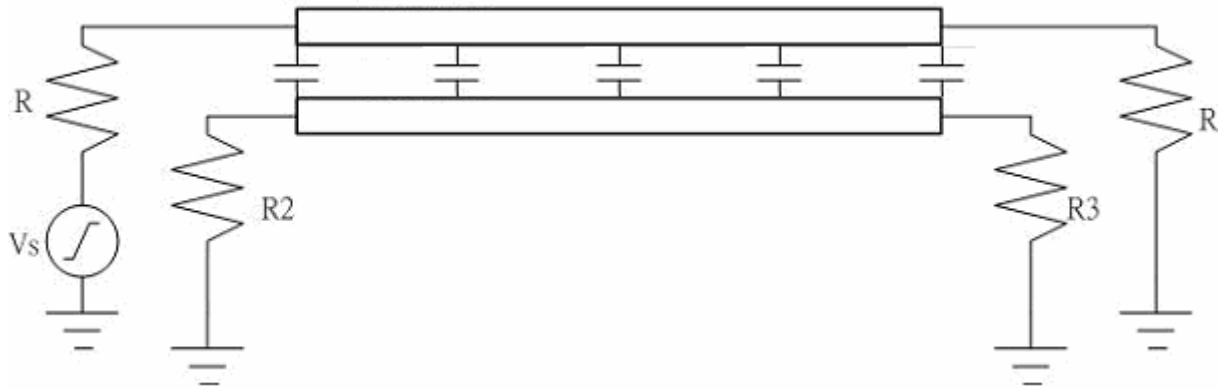
圖六(b) Case 2 之模擬結果



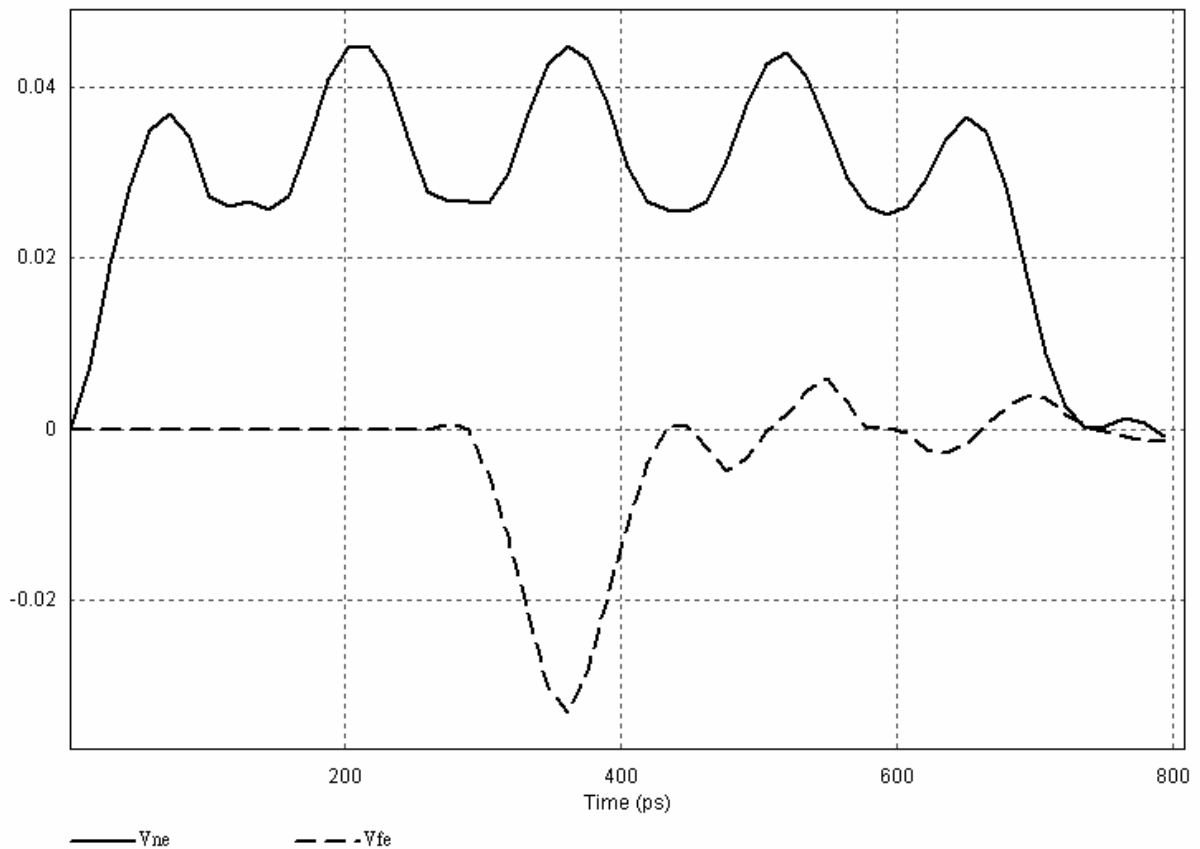
圖七(a) Case 3 之等效電路



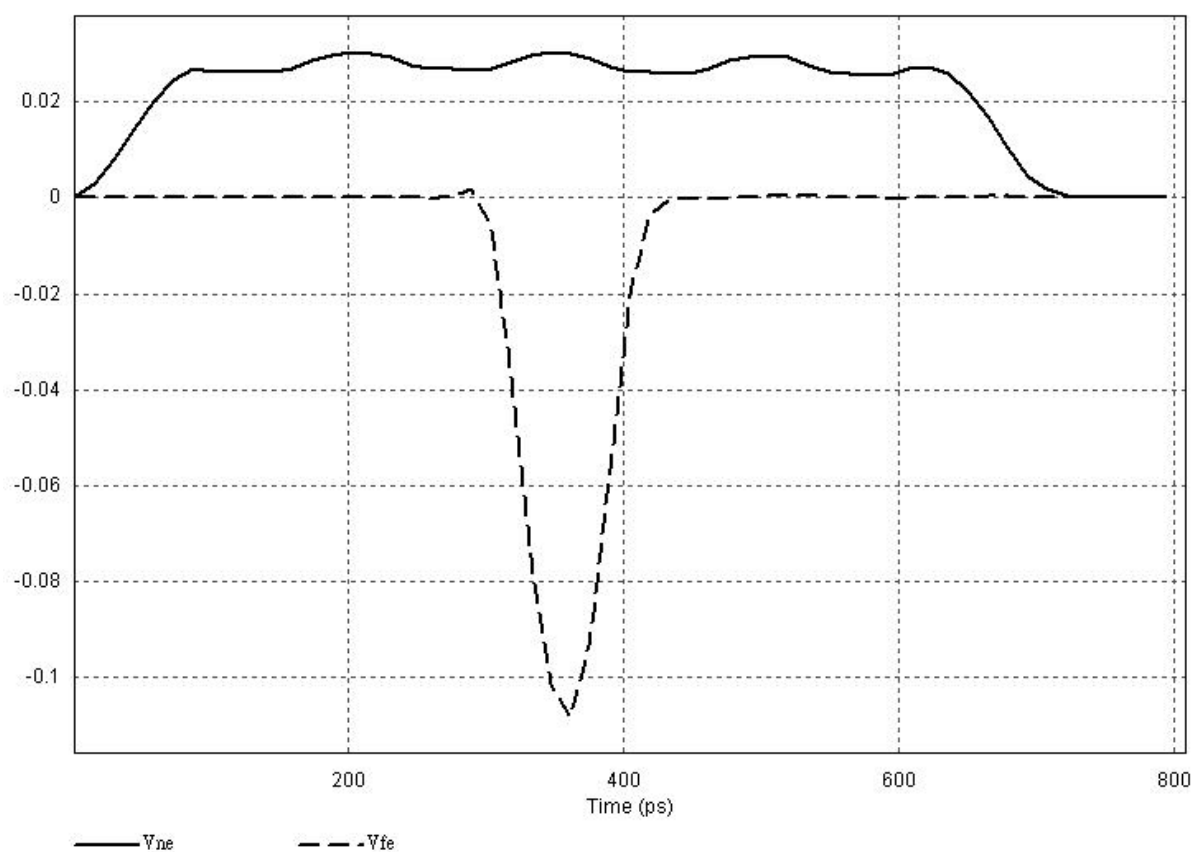
圖七(b) Case 3 之模擬結果



圖八(a) Case 4 之等效電路



圖八(b) Case 4 之模擬結果



圖九 將 Case 4 並接的耦合電容改為 0.01p 時，其遠端最大電壓為 0.018V